

CET1052W

5Mbps 数据率 5.7kVrms 隔离 CAN 收发器

1. 产品描述

CET1052W 是隔离 CAN 收发器，内部集成两通道磁隔数字隔离器和一个高性能 CAN 收发器，磁隔数字隔离器采用芯片级微型变压器以及线易专有的 AdaptivePulse®调制解调技术和高品质的隔离介质，满足 UL-1577 标准 5.7kVrms 耐压等级要求，同时提供高电磁抗干扰度和低辐射。CET1052W 支持 CAN FD，数据率高达 5Mbps，提供限流保护、过温保护和显性超时功能，采用 SOW-16 封装。

2. 产品特点

- 完全兼容 ISO11898-2 标准
- 传输数据率: 高达 5Mbps
- 输入电压范围:
V_{DD1}: 3.0 V 到 5.5 V
V_{DD2}: 4.5 V 到 5.5 V
- 总线保护电压: -70 V 到 70 V
- 未上电节点不干扰总线
- 驱动器 (TXD) 显性超时功能
- 工作温度范围: -40 °C 到 +125 °C
- 隔离耐压: 5.7 kVrms
- 共模瞬态抑制: ± 200 kV/μs
- 低环路延迟: <220ns
- 内置限流和过温保护功能

- 带唤醒功能的功耗待机模式
- 增强的系统级 ESD, EFT,抗浪涌能力

3. 安全认证

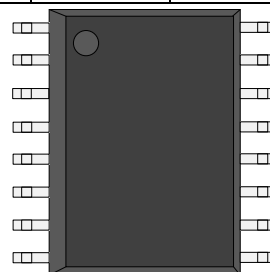
- 5.7 kV_{RMS} 耐压 1 分钟 (美国 UL-1577)
- 中国 CQC 认证 GB4943.1-2011

4. 产品应用

- 工业自动化系统
- 隔离 CAN 总线
- 通信

5. 外形信息

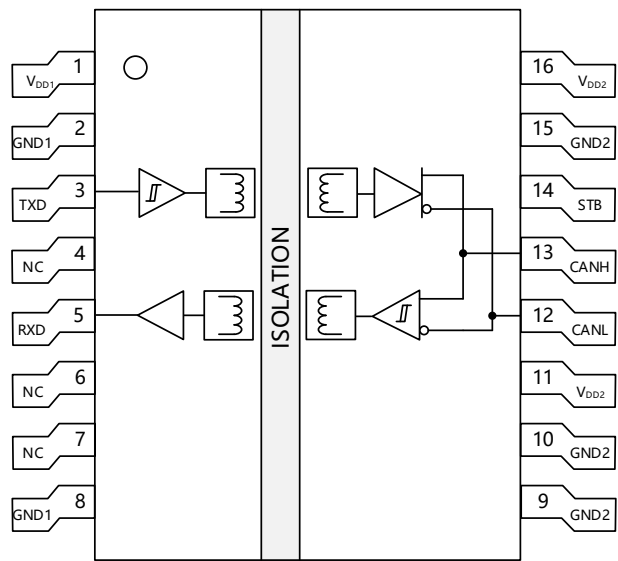
产品型号	封装	封装尺寸(标称)
CET1052W	SOW-16	10.30 x 7.50 (mm)



封装示意图

6. 引脚定义及功能说明

封装俯视图



引脚功能

引脚		I/O	描述
名称	编号		
V _{DD1}	1	I	1 侧输入电压
V _{DD2}	11, 16	I	2 侧输入电压 • Pin11 与 Pin 16 必须在外部连接在一起
GND1	2, 8	—	1 侧地电位
GND2	9, 10, 15	—	2 侧地电位
RXD	5	O	接收数据输出 • 低为显性总线状态，高为隐性总线状态
TXD	3	I	发送数据输入 • 低为显性总线状态，高为隐性总线状态
NC	4, 6, 7	—	内部无连接
CANH	13	I/O	高电平 CAN 电压输入/输出
CANL	12	I/O	低电平 CAN 电压输入/输出
STB	14	I	待机状态控制输入 • STB 引脚接地：正常工作模式 • STB 引脚浮空或接高电平：待机模式

7. 电路参数

7.1. 绝对额定范围

参数		最小	最大	单位
V_{DD1}, V_{DD2}	供电电压	-0.5	6.5	V
V_{TXD}	最大输入电压	-0.4	$V_{DD1} + 0.4$	V
V_{CANH}, V_{CANL}	最大总线电压	-70	70	V
I_O	接收器输出电流	-15	15	mA
T_{opr}	工作温度	-40	125	°C
T_{stg}	存储温度	-65	150	°C

7.2. ESD 额定值

ESD 项目			数值	单位
$V_{(ESD)}$	人体静电模型 (HBM)	CAN 总线 (CANH, CANL) 到 GND2	± 8000	V
	人体静电模型 (HBM)	所有其它引脚	± 6000	V
	充电器件模型(CDM)	全部引脚	± 2000	V

7.3. 建议工作条件

参数			最低	标称	最高	单位
V_{DD1}	1 侧供电电压		3.0	-	5.5	V
V_{DD2}	2 侧输入电压		4.5	5	5.5	V
V_I 或 V_{IC}	总线引脚电压 (单端或共模)		-30		30	V
V_{IH}	高电平输入电压 (TXD)		$0.7 \times V_{DD1}$			V
V_{IL}	低电平输入电压 (TXD)				$0.3 \times V_{DD1}$	V
I_{OH}	高点平输出电流	驱动器	-70			mA
		接收器	-4			
I_{OL}	低电平输出电流	驱动器			70	mA
		接收器			4	
T_A	环境温度		-40		125	°C

T_J	工作结温	-65		150	°C
DR	数据率			5	Mbps

7.4. 电气特性

无特殊说明，典型值是在 $V_{DD1}=3.3V, V_{DD2}=5.0V, T_A=25^{\circ}C$ 条件下测得。

参数		测试条件	最低	典型值	最高	单位
V_{DD1}	1 侧输入电压范围		3.0		5.5	V
V_{DD2}	2 侧输入电压范围		4.5	5	5.5	V
I_{DD1}	1 侧输入电流	$V_{DD1}=3.3V, TXD=0V$		0.4		mA
		$V_{DD1}=3.3V, TXD=V_{DD1}$		0.4		
		$V_{DD1}=5.0V, TXD=0V$		0.5		
		$V_{DD1}=5.0V, TXD=V_{DD1}$		0.5		
I_{DD2}	2 侧输入电流	$V_I=0V, R_L=60\Omega$		46	70	mA
		$V_I=V_{DD1}$		5.5	10	
T_{TS}	热关断阈值			190		°C
共模瞬态抑制 (CMTI)				± 200		kV/us
逻辑侧						
V_{IH}	高电平输入电压 (TXD)		$0.7 \times V_{DD1}$			V
V_{IL}	低电平输入电压 (TXD)				$0.3 \times V_{DD1}$	V
I_{IH}	高电平输入电流 (TXD)				20	uA
I_{IL}	低电平输入电流 (TXD)		-20			uA
V_{OH}	输出电压高 (RXD)	$I_{OH}=-4mA$	$V_{DD1}-0.4$			V
V_{OL}	输出电压低 (RXD)	$I_{OH}=4mA$			0.4	V
驱动器						
$V_{OH(D)}$	CANH 输出电压 (显性)	$TXD=0V,$ $R_L=50\Omega \sim 65\Omega$	2.75	3.5	4.5	V
$V_{OL(D)}$	CANL 输出电压 (显性)	$TXD=0V,$ $R_L=50\Omega \sim 65\Omega$	0.5	1.5	2.25	V
$V_{OD(D)}$	输出差分电压 (显性)	$TXD=0V,$ $R_L=50\Omega \sim 65\Omega$	1.5		3	V
		$TXD=0V,$ $R_L=45\Omega \sim 70\Omega$	1.4		3.3	V

		TXD=0V, $R_L=2240\Omega$	1.5		5	V
$V_{OD(S)}$	总线差分输出电压 (总线偏置到地)	待机模式, 无负载	-0.2		0.2	V
$V_{dom(TX)sym}$	显性输出电压对称性	$V_{dom(TX)sym}=V_{DD2}-CANH-CANL$ 图 A.5	-400		400	mV
$V_{cm(step)}$	显性隐性共模输出电压差	图 A.3, 图 A.5	-150		150	mV
$V_{cm(p-p)}$	显性隐性共模峰峰值	图 A.3, 图 A.5	-300		300	mV
$I_{O(SC)dom}$	短路输出电流 (显性)	TXD=0V, $V_{CANH}=-15V\sim 40V$	-100	-70	-40	mA
$I_{O(SC)dom}$	短路输出电流 (显性)	TXD=0V, $V_{CANL}=-15V\sim 40V$	40	70	100	mA
$I_{O(SC)rec}$	正常工作/空闲状态输出电流	$V_{CANH}=V_{CANL}=-27V\sim 32V$	-3		3	mA
接收器						
$V_{dom(RX)}$	接收器显性电压区间	待机模式, $-12V < V_{CM} < 12V$	1.15		8	V
I_L	总线漏电流	$V_{DD2}=0V$, $CANH=CANL=5V$	-10		10	μA
R_{IN}	CANH、CANL 输入电阻	$-2V \leq CANH \leq 7V$ $-2V \leq CANL \leq 7V$	9	15	28	k Ω
R_{ID}	CANH、CANL 差分输入电阻	$-2V \leq CANH \leq 7V$ $-2V \leq CANL \leq 7V$	19	30	52	k Ω
ΔR_{IN}	CANH、CANL 输入电阻失配度		-2		2	%
SR	总线压摆率	总线差分电压显性至隐性的边沿			70	V/ μs

7.5. 开关特性

无特殊说明, 典型值是在 $V_{DD1}=3.3V, V_{DD2}=5.0V, T_A=25^\circ C$ 条件下测得。

参数		最低	典型值	最高	单位
T_{loop1}	驱动发射器输入到接收器输出, 隐性到显性延时 图 A.1, 图 A.4	40		220	ns
T_{loop2}	驱动发射器输入到接收器输出, 显性到隐性延时 图 A.1, 图 A.4	40		220	ns
$T_{bit(bus)}$	传输隐性位宽	$t_{bit(TXD)}=500ns$	435	530	ns
		$t_{bit(TXD)}=200ns$	155	210	

T _{bit(RXD)}	RXD 位时间	t _{bit(TXD)} =500ns	400		550	ns
		t _{bit(TXD)} =200ns	120		220	
t _{dom_TXD}	TXD 显性超时时间		0.8	2	4	ms
t _{dom_BUS}	BUS 显性超时时间		0.8	2	4	ms
t _{EN}	待机模式到正常模式使能时间				10	us
t _{WAKE}	总线唤醒时间		0.5		1.8	us
驱动器						
t _{PLH}	传输延时, 隐性到显性输出			75		ns
t _{PHL}	传输延时, 显性到隐性输出			65		ns
T _r	差分输出信号上升时间			45		ns
T _f	差分输出信号下降时间			45		ns
t _{TXD_DTO}	总线显性超时时间			2		ms
接收器						
t _{PLH}	传输延时, 低电平到高电平输出			65		ns
t _{PHL}	传输延时, 高电平到低电平输出			65		ns
T _r	RXD 信号上升时间			3		ns
T _f	RXD 信号下降时间			3		ns

8. 功能描述

CET1052W 是隔离 CAN 收发器, 内部集成两通道磁隔数字隔离器和一个高性能 CAN 收发器, 磁隔数字隔离器采用芯片级微型变压器以及线易专有的 AdaptivePulse®调制解调技术和高品质的隔离介质, 满足 UL-1577 标准 5.7kVrms 耐压等级要求, 同时提供高电磁抗干扰度和低辐射。CET1052W 支持 CAN FD, 数据率高达 5Mbps, 提供限流保护、过温保护和显性超时功能, 采用 SOW-16 封装。

8.1. 芯片功能表

表 8.1 CAN 驱动器功能表

TXD	STB	CANH	CANL	总线状态	RXD
L	L	H	L	显性	L
H (或浮空)	L	0.5×V _{DD2}	0.5×V _{DD2}	隐性	H
X	H (或浮空)	GND	GND	隐性	H

(1) H = 高电平; L = 低电平; X=不关心

表 8.2 接收器功能表

工作模式	$V_{ID}=CANH-CANL$	总线状态	RXD
正常模式	$V_{ID} \geq 0.9V$	显性	L
	$0.5V < V_{ID} < 0.9V$	?	?
	$V_{ID} \leq 0.5V$	隐性	H
待机模式	$V_{ID} \geq 0.9V$	显性	L
	$0.5V < V_{ID} < 0.9V$	?	?
	$V_{ID} \leq 0.5V$	隐性	H

(2) H = 高电平; L = 低电平; ? = 不确定

8.2. 短路保护

CET1052W 的驱动级具有限流保护功能，以防止驱动电路短路到正和负电源电压，发生短路导致功耗增加。短路保护功能可以保护驱动级不被损坏。

8.3. 待机模式

控制引脚 STB 允许选择两种工作模式：高速模式和待机模式。

高速模式是正常工作模式，通过将引脚 STB 接地来选择。CAN 驱动器和接收器均能完全正常运行且 CAN 通信双向进行。

将引脚 STB 设置为高电平，可激活低功耗待机模式。CAN 驱动器和接收器均关断，以节省功耗。引脚 STB 上的高电平激活该低功耗接收器和唤醒滤波器，一旦低功率差分比较器检测到超过 t_{wake} 的主导总线电平，引脚 RXD 将变为低电平。

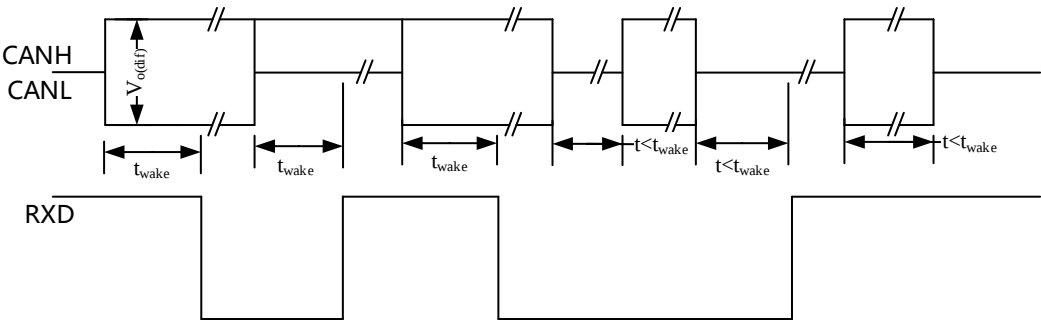


图 8.1 唤醒时序

8.4. 显性超时功能

在高速模式下，如果引脚 TXD 上的低电平持续时间超过内部定时器值 (t_{dom_TXD})，发送器将被禁用，驱动总线进入隐性状态。可防止引脚 TXD 因硬件或软件应用故障而被强制为永久低电平导致总线线路被驱动至永久显性状态（阻塞所有网络通信）。引脚 TXD 出现上升沿信号可复位。在待机模式下，如果总线出现显性状态并持续时间超过 (t_{dom_BUS})，引脚 RXD 将强制变为高电平。可防止由于总线短路或网络上其他一个节点的故障导致的永久唤醒。当总线由显性变为隐性即可复位。

8.5. 过温保护

CET1052W 具有过温保护功能，过温保护触发后，驱动级的电流将减小，因为驱动管是主要的耗能部件，电流减小可以降低功耗从而降低芯片温度。同时芯片的其它部分仍然保持正常工作。

附录 A: 参数测量信息

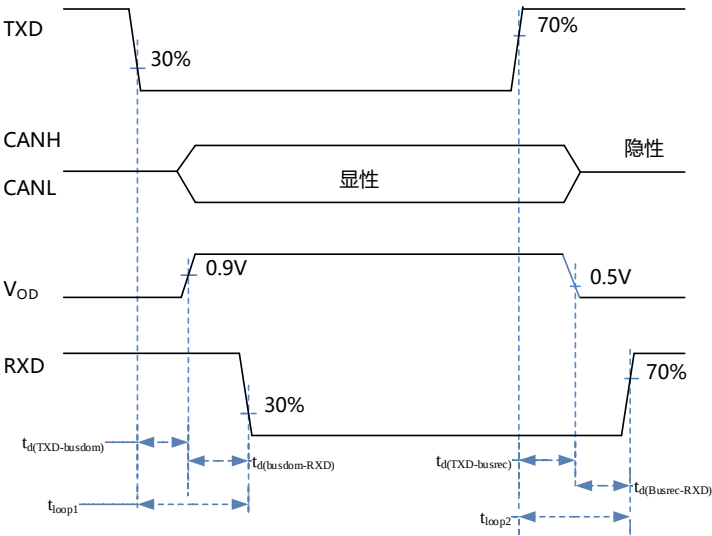


图. A.1. 收发器传输延时示意图

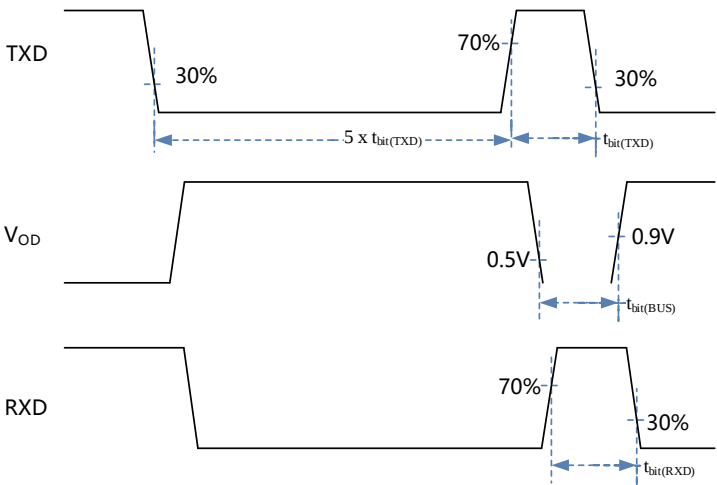


图. A.2. tbit 延时示意图

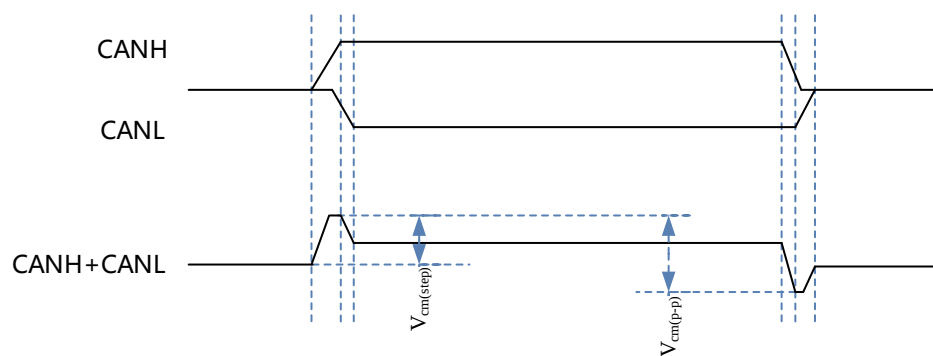


图. A.3. 总线共模电压

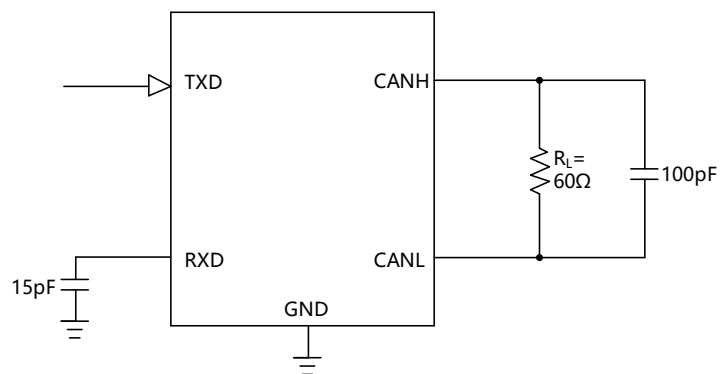


图. A.4. 收发器时序测试电路图

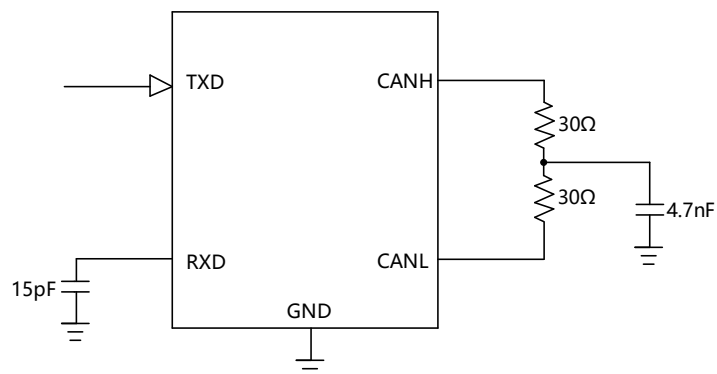


图. A.5. 收发器总线对称测试电路图

附录 B: 参考设计

CET1052W 的使用简单，无需上下拉电阻，仅需在 V_{DD1} 和 V_{DD2} 两个供电电压处接入 100 nF 稳压电容，建议将稳压电容焊接在尽可能接近 V_{DD} 管脚的位置。图 A1, A2 分别为典型参考设计示意图和 PCB 参考设计图。

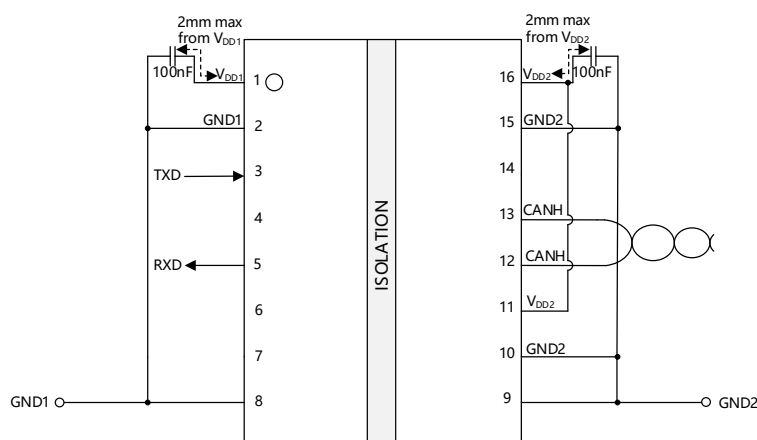


Fig. B1. 典型参考设计示意图

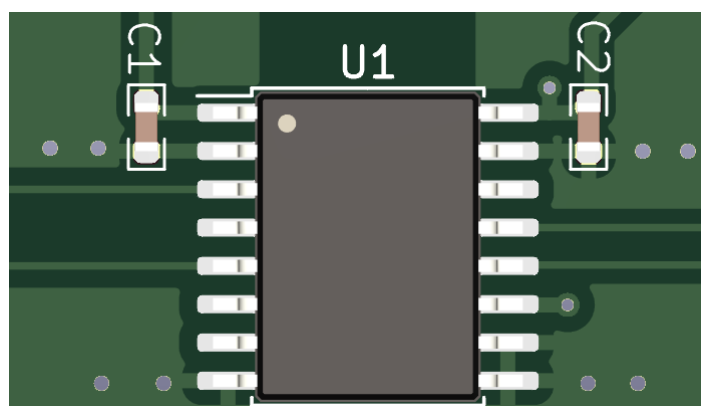


Fig. B2(a).参考 PCB 设计图 正面

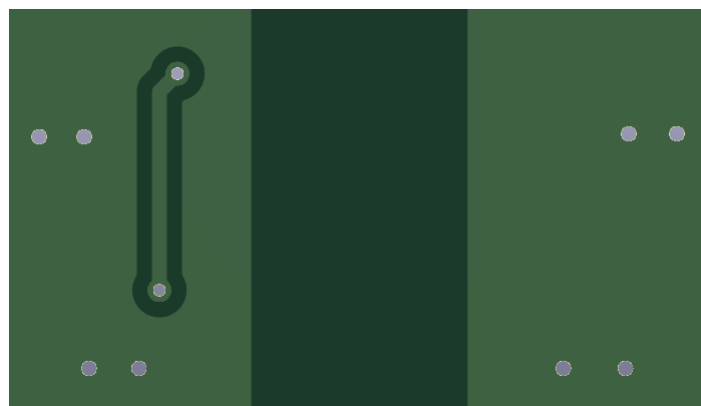
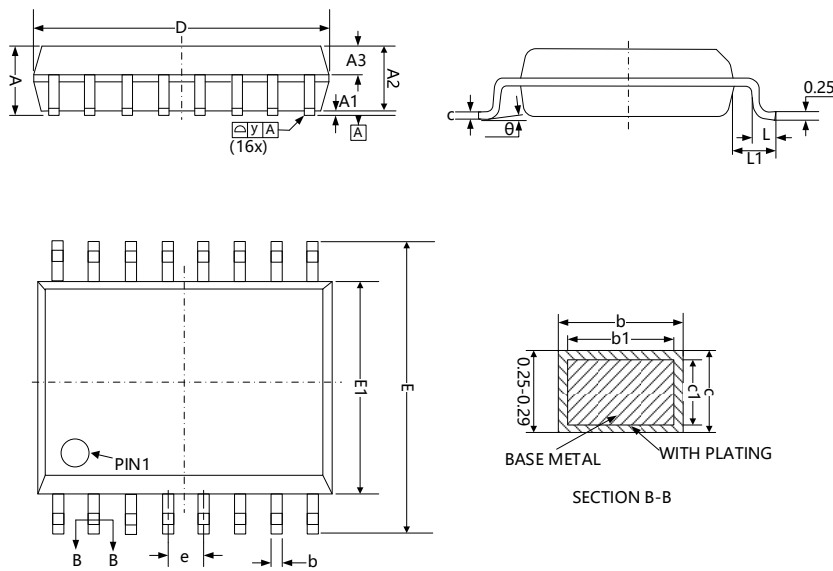


Fig. B2(b).参考 PCB 设计图 反面

附录 C: 封装轮廓: SOW-16

下图展示了 CET1052W 隔离 CAN 收发器的封装细节和焊盘尺寸图（单位：mm）。



	MILLIMETER(mm)		
	MIN	NOM	MAX
A			2.65
A1	0.10		0.30
A2	2.25	2.30	2.35
A3	0.97	1.02	1.07
b	0.35		0.43
b1	0.34	0.37	0.40
c	0.25		0.29
c1	0.24	0.25	0.26
D	10.20	10.30	10.40
E	10.10	10.30	10.50
E1	7.40	7.50	7.60
e	1.27BSC		
L	0.55		0.85
L1	1.40REF		
y			0.10
θ	0		8°

Fig. C1. SOW-16 (所有尺寸单位为 mm)

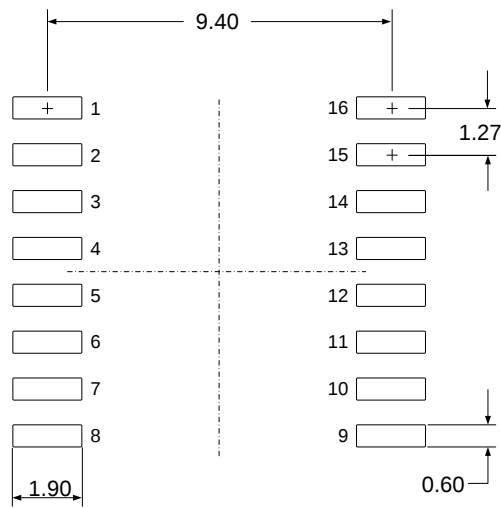


Fig. C2. PCB 焊盘: SOW-16

附录 D: 顶部印记



图 D1. SOW-16 顶部印记

第一行印记	CET	产品系列
第二行印记	XXXXX	产品型号
第三行印记	YYWWRRRRR	YY:生产年 WW:生产周 RRRRR:追溯代码

附录 E: 采购信息

产品型号	封装	Pin	数量/卷
CET1052W	SOW-16	16	1500